

論理回路

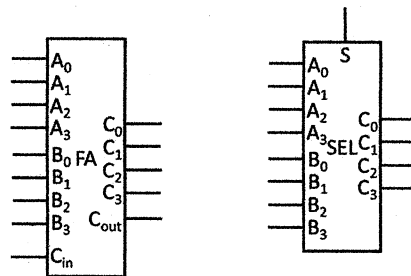
問題 1

0 以上 15 以下の整数 n に対して以下のような関数 $f(n)$ を考える.

- n が偶数のときは $f(n)=n\div 2$.
- n が奇数のときは $f(n)=[3n+1]$. ただし, $[x]$ は整数 x を 16 で割った余りを表す.

n を二進数 $X_3X_2X_1X_0$, $f(n)$ を二進数 $Y_3Y_2Y_1Y_0$ (それぞれ X_0, Y_0 が最下位ビット, X_3, Y_3 が最上位ビット) で表すとき, 以下の問いに答えよ.

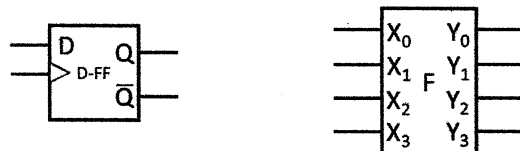
- (1) $X_0\sim X_3$ を入力, $Y_0\sim Y_3$ を出力として, $Y_0\sim Y_3$ を $X_0\sim X_3$ の積和形式の論理式として表せ. 回答用紙の書式にて真理値表 ($f(n)$ 欄には $Y_3Y_2Y_1Y_0$ の十進表記を示すこと) を作成したのち, カルノー図を用いて簡単化すること.
- (2) $X_0\sim X_3$ を入力, $Y_0\sim Y_3$ を出力とする回路を, 4 ビットの全加算器と 4 ビットのセレクタそれぞれ 1 つのみを用いて構成せよ. 全加算器とセレクタはそれぞれ以下の FA, SEL で表すこと. FA は, 二進数 $A_3A_2A_1A_0$, 二進数 $B_3B_2B_1B_0$, 下位からの桁上げ入力 C_{in} に対し, その和を二進数 $C_{out}C_3C_2C_1C_0$ として出力する (それぞれ A_0, B_0, C_0 が最下位ビット, A_3, B_3, C_{out} が最上位ビット). 一方, SEL は 1 ビットのセレクタ S と $A_0\sim A_3, B_0\sim B_3$ を入力, $C_0\sim C_3$ を出力とし, $S=0$ のとき $C_i=A_i$, $S=1$ のとき $C_i=B_i$ (いずれも $i=0, 1, 2, 3$) を出力する.



- (3) n から $f(n)$ を出力する (2) で実現した回路を F とし, 回路 F を 1 個とポジティブエッジトリガ型 D-FF (フリップフロップ) を 4 個用いて, 次のように二進数 $Z_3Z_2Z_1Z_0$ (Z_0 が最下位ビット, Z_3 が最上位ビット) の値を保持する回路を構成せよ. クロック CK が入力, $Z_0\sim Z_3$ が出力で, CK のポジティブエッジに対し, 値を以下のように更新する.

$$n' = f(n)$$

ここで n は直前の回路の保持値, n' は直後の回路の保持値である. D-FF および回路 F は以下の図で表すものとする. D-FF において D は入力, Q は出力である.



- (4) (3) で構成した回路にクロックパルスを 10 個入力した時のタイムチャートを示せ. D-FF の初期値を全て 1 (すなわち回路の初期保持値は 15) とすること.

(問題終わり)