

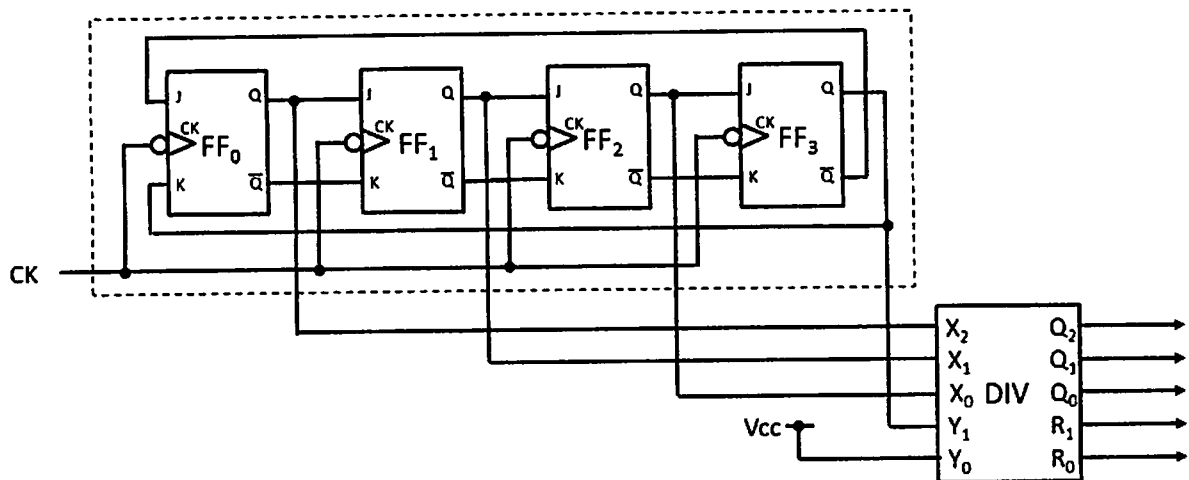
論理回路

問題 1. 7 以下の十進数 X を 3 桁の二進数 $X_2X_1X_0$ (X_2 が最上位ビット、 X_0 が最下位ビット)、3 以下の十進数 Y を 2 桁の二進数 Y_1Y_0 (Y_1 が上位ビット、 Y_0 が下位ビット) と表し、 X を Y ($Y \neq 0$) で割った商を 3 桁の二進数 $Q_2Q_1Q_0$ (Q_2 が最上位ビット、 Q_0 が最下位ビット)、余りを 2 桁の二進数 R_1R_0 (R_1 が上位ビット、 R_0 が下位ビット) と表すものとする。

- (1) X_2, X_1, X_0, Y_1, Y_0 に対する Q_2, Q_1, Q_0, R_1, R_0 の値を真理値表で示せ。
- (2) X_2, X_1, X_0, Y_1, Y_0 に対する Q_2, Q_1, Q_0, R_1, R_0 の値を、カルノー図を用いて単純化した積和形式の論理式で表せ。

ただし、 $Y=0$ のときの値は任意とし、真理値表、カルノー図では「-」と記せ。真理値表、カルノー図は解答用紙に与えられた欄を用いること。

問題 2. 4 個のネガティブエッジトリガ型 JK フリップフロップ $FF_0 \sim FF_3$ と問題 1 の論理式を実現する回路 DIV を用いた以下の回路について問いに答えよ。CK はクロック入力、Vcc は電源電圧 (入力 1 に相当) である。



- (1) 破線で囲まれた部分について、CK からクロックパルスが入力された場合の状態遷移図を示せ。状態は、 $FF_0 \sim FF_3$ のそれぞれの状態 (Q 出力の値) を用いて (1, 0, 0, 1) のように示すこと (それぞれの状態が 1, 0, 0, 1 の場合)。すべての状態を網羅すること。
- (2) 解答用紙の欄に与えられたタイムチャートを完成せよ。フリップフロップ $FF_0 \sim FF_3$ の初期状態はそれぞれ 1, 0, 0, 1 とすること。チャートにおいて上辺が 1、下辺が 0、横軸は右向きに時刻である。

以上